



DISSENY I IMPLEMENTACIÓ D'UN SISTEMA D'EIS BASAT EN FPGA PROGRAMADA DES DE LABVIEW

DISEÑO E IMPLEMENTACIÓN DE UN SISTEMA D'EIS
BASADO EN FPGA PROGRAMADA DES DE LABVIEW

DESIGN AND IMPLEMENTATION OF AN EIS SYSTEM
BASED ON FPGA PROGRAMMED FROM LABVIEW

Treball de Fi de Grau presentat a l'Escola Tècnica
d'Enginyeria de Telecomunicació de Barcelona
per:

Marcel Palet Brandi

Director: Ramon Bragós Bardia

Barcelona, febrer de 2020

Resum

El projecte realitzat descriu des de la implementació fins a la validació, a partir de mesures experimentals, del software necessari per a realitzar un analitzador de impedància basat en FPGA programada des de LabView amb el objectiu final de mesurar espectres d'impedància elèctrica en temps real.

Per tal de realitzar dites mesures, s'ha implementat un sistema tancat encarregat tant de la generació de les senyals com de la mesura i processament d'aquestes. A més s'ha inclòs un software de control per poder modificar els paràmetres del sistema a gust de l'usuari.

Finalment s'ha procedit a la realització de mesures experimentals per assegurar i demostrar el bon funcionament del sistema.

Resumen

El proyecto realizado describe des de la implementación hasta la validación, a partir de medidas experimentales, del software necesario para realizar un analizador de impedancia basado en FPGA programada des de LabView con el objetivo final de medir espectros de impedancia eléctrica en tiempo real.

Para realizar dichas medidas, se ha implementado un sistema cerrado encargado tanto de la generación de las señales como de la medida y el procesado de estas. Además se ha incluido un software de control para poder modificar los parámetros del sistema a gusto del usuario.

Finalmente se ha procedido a la realización de medidas experimentales para asegurar y demostrar el buen funcionamiento del sistema.

Abstract

This project describes from the implementation to the validation, from experimental measurements, of the necessary software to implement an impedance analyzer based on FPGA programmed from LabView with the final objective of measuring the electrical impedance spectrum in real time.

To obtain those measurements, a closed system in charge of the signal generation, signal measurement and processing has been implemented. Moreover, it has been included a control software to modify the system parameters.

Finally, I've proceeded to experimentally make measurements to ensure and demonstrate the good behaviour of the whole system.

Agraïments

Voldria agrair al Dr. Ramón Bragós Bardia tota l'ajuda i atenció prestada durant el transcurs del projecte, sense ell no hagués estat possible la realització d'aquest. Ha estat un tutor i professor excepcional tant en aquest treball com durant el transcurs del grau. També m'agradaria agrair al Grup d'Instrumentació Electrònica i Biomèdica del Departament D'enginyeria Electrònica de la UPC per donar-me l'oportunitat de realitzar aquest projecte.

Índex general

Resum	3
Resumen	4
Abstract	5
Agraïments	6
Índex general	7
Llista de figures	8
Llista de taules	9
1. Introducció	10
1.1. Impedància biològica	10
1.2. Models circuitals	11
1.3. Context del projecte	13
1.4. Objectius del projecte	14
2. Estructura i disseny del sistema de mesura d'impedància	15
2.1. Eines emprades al projecte	15
2.1.1. Placa de desenvolupament myRIO1900	15
2.1.2. Front-end	17
2.1.3. Eines de desenvolupament	19
2.2. Arquitectura del hardware	19
2.3. Arquitectura del software	21
2.3.1. Generació de senyal	22
2.3.2. Processament dels senyals i càlcul de la FFT	23
2.3.3. Obtenció de la impedància i representació de les dades	25
2.3.4. Software de control	30
2.3.4.1. Software de control assumint corrent constant	30
2.3.4.2. Software de control sense assumir corrent constant ...	31
3. Validació amb mesures experimentals	33
3.1. Mesures amb <i>front-end</i>	33
3.1.1. Mesures assumint corrent constant	34
3.1.2. Mesures sense assumir corrent constant	36
3.2. Mesures amb materials biològics	37
3.3. Mesures en el cos humà	38
4. Conclusions i treball futur	41
4.1. Conclusions	41
4.2. Treball futur	41
5. Referències	42

Llista de figures

Figura 1. Moviment del corrent a través d'una distribució cel·lular a baixes i altes freqüències

Figura 2. Evolució de la permitivitat i conductivitat en materials biològics

Figura 3. Circuit equivalent a una distribució cel·lular

Figura 4. Mòdul i fase de la impedància en diferents

Figura 5. Placa de desenvolupament per a aplicacions acadèmiques myRIO1900

Figura 6. Diagrama de blocs del hardware de la placa myRIO1900

Figura 7. Diagrama de blocs del *front-end* utilitzat per a la mesura de impedància

Figura 8. Vista zenital del front-end utilitzat per a la mesura de impedància

Figura 9. Diagrama de blocs primera versió del sistema

Figura 10. Entrades analògiques *myRIO1900*

Figura 11. Diagrama de blocs segona versió del sistema

Figura 12. LabView panell de configuració del generador de funcions

Figura 13. Vi encarregat de generar el senyal de referència

Figura 14. Diagrama de flux del càlcul de la FFT

Figura 15. Exemple d'inicialització de la FPGA del projecte

Figura 16. Interfície d'usuari i vi per la configuració dels paràmetres de funcionament de la FPGA

Figura 17. Diagrama de blocs utilitzat per normalitzar el valor de la freqüència per la interpretació de la FPGA (*Normalize_Signal_Parameters.subvi*)

Figura 18. Diagrama de blocs utilitzat per assignar el valor adient de comptes en funció de la freqüència de mostreig escollida (*Sample_rate_to_loop_time.subvi*)

Figura 19. Configuració de freqüències de la placa i lectura de la part real i imaginària de la FFT calculada des de la FPGA

Figura 20. Extracció dels màxims de la FFT (primera aproximació)

Figura 21. Extracció dels màxims de la FFT (segona aproximació)

Figura 22. Part de control del panell frontal que permet generar els senyals de referència, escollir la freqüència de mostreig, el temps entre mostres vàlides i els fitxers destí d'aquestes

Figura 23. Part de visualització de resultats del panell frontal

Figura 24. Panell de control del sistema sense assumir corrent constant

Figura 25. Resistència mesurada en funció del seu valor nominal assumint corrent constant per al front-end

Figura 26. Valor resistiu a diferents freqüències assumint corrent constant circulant per al *front-end*

Figura 27. Xarxa RC equivalent al comportament d'un teixit biològic

Figura 28. Resistència mesurada en funció del seu valor nominal sense assumir corrent constant per al front-end

Figura 29. Valor resistiu a diferents freqüències assumint corrent constant circulant per al front-end

Figura 30. Mòdul de la impedància a diferents freqüències d'una poma

Figura 31. *Front-end* per a la mesura d'impedància d'una poma

Figura 32. Disposició dels elèctrodes al braç per mesurar la impedància del múscul

Figura 33. Mesures del múscul a 30 kHz en estat de relaxació i tensió

Figura 34. Mesures d'impedància a través del tòrax del subjecte

Llista de taules

Taula 1. Valors resistiu real i valor resistiu mesurat a 1kHz assumint corrent constant circulant per al *front-end*

Taula 2. Valors resistiu real i valor resistiu mesurat a 1kHz sense assumir corrent constant circulant per al *front-end*

1.Introducció

A l'hora de caracteritzar sistemes biològics com podrien ser teixits, organismes, suspensions cel·lulars... és molt útil la mesura de la impedància elèctrica o degudament anomenada en aquest camp, bioimpedància. Entenem com a bioimpedància les propietats elèctriques passives d'un teixit biològic quan un corrent circula a través seu. Aquesta impedància es veu afectada segons la freqüència del senyal injectat o segons el tipus de teixit que es vulgui mesurar. Un cop obtinguda la impedància elèctrica del teixit es pot procedir a la obtenció de l'espectre d'impedància. Dita impedància té relació amb certes característiques intrínseques del material com son la permitivitat elèctrica ϵ i la conductivitat σ . Així doncs es podria expressar la impedància interna d'un material com:

$$Z_i = \frac{1}{\sigma + j\omega\epsilon\epsilon_0} \quad (1.1)$$

L'equació 1.1 és vàlida sempre i quan es treballi en alterna. Tot aplicant la aproximació quasiestàtica, s'assumeix que la longitud d'ona del senyal es molt més gran que les dimensions de l'objecte. Alhora assumim que estem treballant en règim permanent amb una excitació sinusoidal. Els valors de ϵ i σ s'obtidrien de forma empírica mesurant-les en zones del teixit amb dimensions i distribuc ions conegudes. El valor de la impedància l'obtidríem directament del quocient entre els fasors tensió i corrent mesurats en la regió desitjada com:

$$Z(\omega) = \frac{V(\omega)}{I(\omega)} \quad (1.2)$$

En la equació 1.2 tenim $V(\omega)$ entès com el mòdul i la fase de la tensió generada i $I(\omega)$ entès com el mòdul i la fase del corrent injectat [1].

1.1. Impedància biològica

Els teixits d'interès per a realització del projecte son tots materials biològics els quals estan principalment formats per conjunts ordenats de cèl·lules, totes elles distribuïdes en un medi iònic. Per entendre de forma general el comportament dels materials biològics tindríem que, a baixes freqüències, els senyals circulen per l'espai extracel·lular del teixit mentre que a altes freqüències els senyals circularien per tot l'espai (Figura 1) degut al caràcter aïllant de la membrana cel·lular. D'aquí es pot extreure doncs que a baixes freqüències la impedància serà major que a altes, aquest comportament es coneix com a relaxació [1].

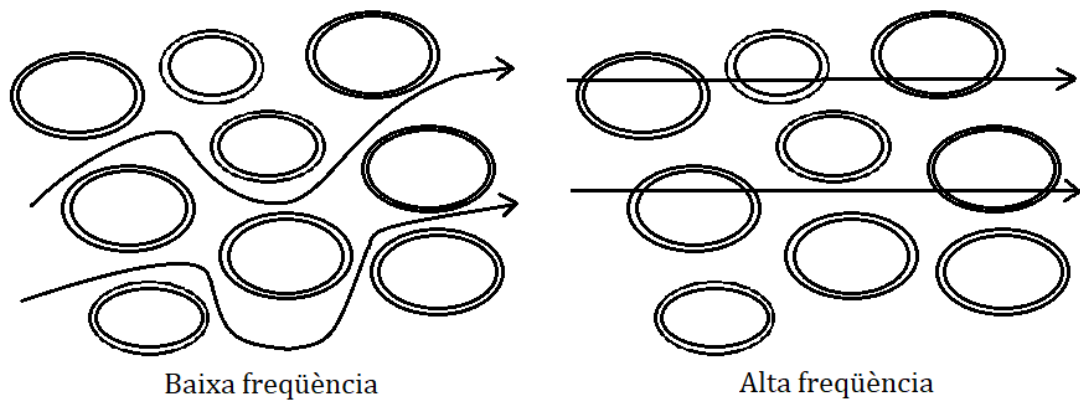


Figura 1. Moviment del corrent a través d'una distribució cel·lular a baixes i altes freqüències

L'efecte recentment comentat correspondria al que es coneix com dispersió β la qual es situa entre algunes desenes de kHz i algunes desenes de MHz. Apart existeixen dos altres tipus de dispersions, la α (entre 10Hz i pocs kHz) i la γ (per sobre dels 10 GHz) les quals no entren en el rang d'estudi del projecte. Tot i així podem veure a continuació l'evolució de les dispersions mencionades en funció de la freqüència [2].

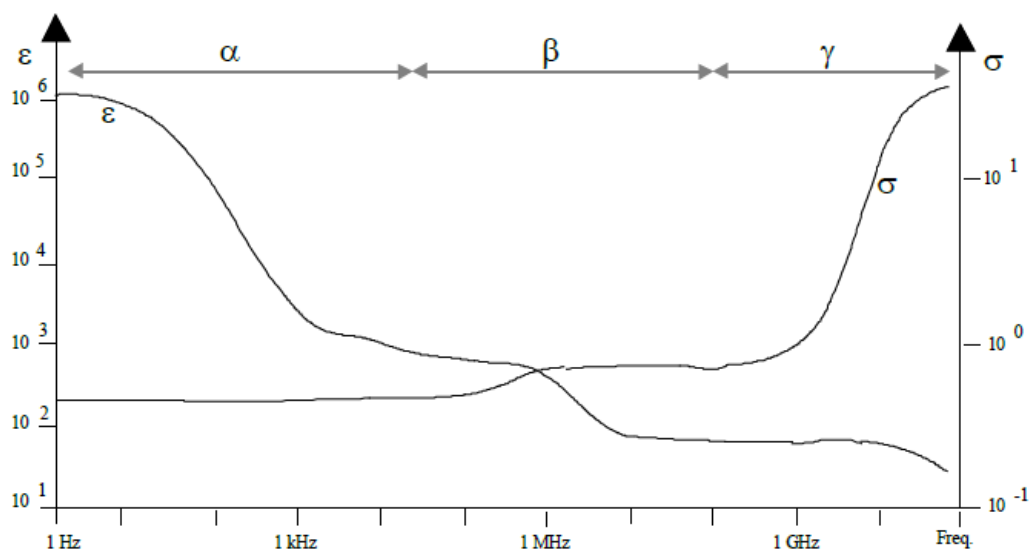


Figura 2. Evolució de la permitivitat i conductivitat en materials biològics

1.2. Models circuitals

El comportament dels materials biològics es pot modelar mitjançant components electrònics. Un dels models més senzills utilitza dos resistors i un condensador. L'espai extracel·lular estaria representat per al resistor 1, l'espai intracel·lular i l'efecte de les membranes cel·lulars ve representat per la resistència 2 i la capacitat C. [3][4]

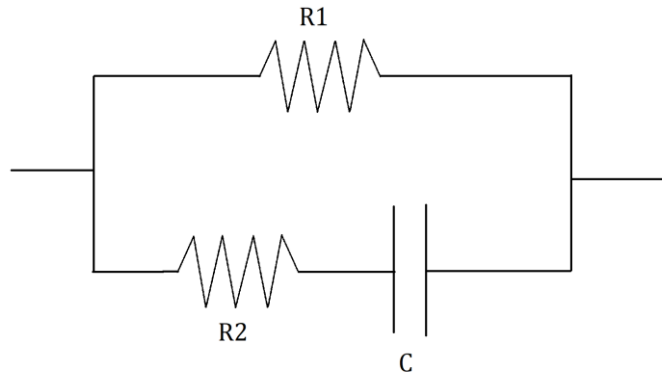


Figura 3. Circuit equivalent a una distribució cel·lular

La membrana cel·lular, representada per el condensador, provoca que el corrent a baixes freqüències no pugui entrar fins les cèl·lules, per tant tot el corrent circularà per la part extracel·lular del teixit. Efectivament, com es pot comprovar del modelatge de la Figura 3, a baixes freqüències el condensador es comporta com un circuit obert per tant tot el corrent recaurà en R1, així doncs tota la impedància serà resistiva. D'altra banda, a altes freqüències, el corrent si que pot travessar la membrana cel·lular accedint així als ions conductius tant de la part extracel·lular com intracel·lular del teixit resultant en un valor inferior de la impedància. A la Figura 3 es pot veure aquest efecte ja que a altes freqüències el condensador es comporta com a curtcircuit obtenint com a impedància total el paral·lel de les resistències. Així doncs la impedància es comporta d'una forma com la que es veu a continuació [5]:

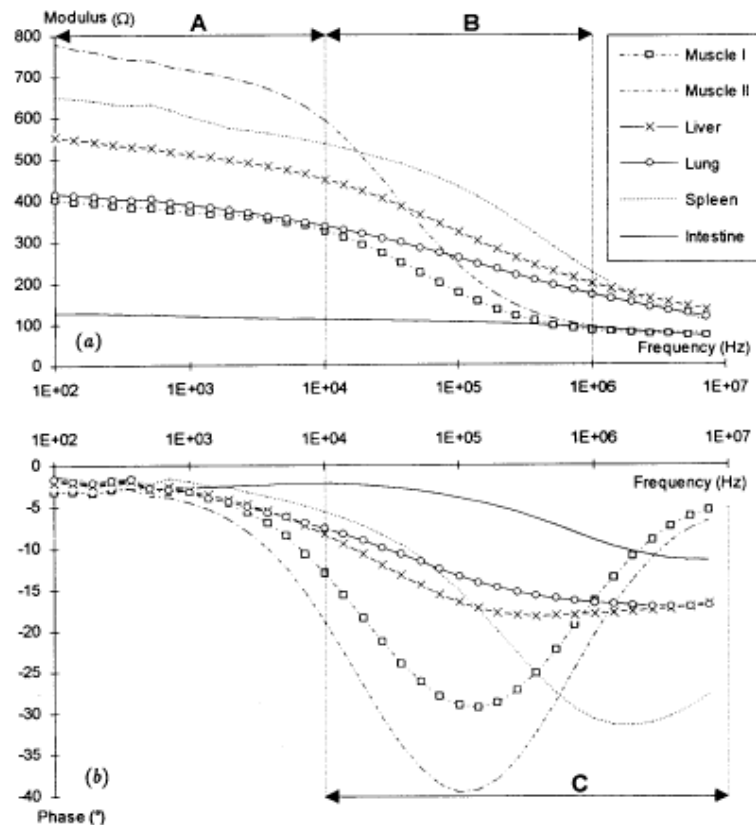


Figura 4. Mòdul i fase de la impedància en diferents teixits [5]

La Figura 4 mostra l'espectre d'impedàncies per a diferents teixits. L'interès d'avaluar dit espectre recau en que cada teixit diferent presenta diferents espectres d'impedància. A més, els teixits patològics tenen un espectre diferent respecte dels teixits sans, és per això que avaluant l'espectre es pot arribar a saber l'estat d'un teixit concret.

1.3. Context del projecte

Per mesurar l'espectre d'impedància dels materials biològics en les diferents aplicacions és necessari l'ús d'instruments de mesura. En el mercat se'n poden trobar però en recerca experimental molts són desenvolupats per als propis beneficis de la recerca, com és el cas del laboratori d'Instrumentació Electrònica i Biomèdica del DEE. Alguns dels sistemes implementats estan basats en targetes amb FPGA que, fins ara s'havien programat amb eines com *Eclipse* o *Quartus* directament sobre dita FPGA com seria el cas del projecte [6], on s'utilitzen dues fonts de tensió, una FPGA un detector de tensió nul·la, una memòria *flash* i un controlador USB per comunicar-se amb el ordinador. El sistema implementat en [6] es té un rang de freqüències entre 1kHz i 10MHz i també es treballa a una única freqüència.

L'interès d'aquest projecte recau doncs en comprovar si programant la FPGA a partir de *LabView*, eina molt més manejable a nivell de software, augmenta la eficiència en el desenvolupament de sistemes de mesura de la impedància.

1.4. Objectius del projecte

El projecte realitzat té com a objectiu la implementació i validació, a partir de mesures experimentals, del software necessari per a realitzar un analitzador d'impedància basat en FPGA programada des de *LabView* amb l'objectiu final de mesurar espectres d'impedància elèctrica a temps real. El sistema ha de ser capaç de generar senyals a les freqüències escollides pels usuaris amb la suficient resolució per tal de poder realitzar una desmodulació coherent d'aquestes, obtenint finalment el valor de la impedància desitjada. A més el sistema ha de tenir una interfície on es puguin veure els resultats de les mesures obtingudes. Com a objectiu final, el sistema hauria de ser capaç de realitzar dit procediment a temps real per a assegurar la fiabilitat de les mesures.

La memòria que es comença a encetar conté la implementació del software de tot el sistema. No ha estat necessària la implementació de cap hardware específic per a la realització del projecte.

2. Estructura i disseny del sistema de mesura d'impedància

2.1. Eines emprades al projecte

En aquest apartat es pretén mostrar els recursos que s'han utilitzat per a la realització del projecte tant a nivell de hardware com de software.

2.1.1. Placa de desenvolupament myRIO1900

Tot el projecte que s'ha descrit fins ara ha estat programat en un dispositiu embegut per a aplicacions acadèmiques anomenat myRIO1900 (Figura 5) fabricat per *National Instruments*. Aquesta placa ja inclou convertidors per tant no s'ha requerit de cap hardware extern per fer les conversions AD/DA. L'únic element de hardware que s'ha necessitat apart de la myRIO1900 ha estat el *front-end* proporcionat pel grup de recerca per tal de realitzar les mesures d'impedància.



Figura 5. Placa de desenvolupament per a aplicacions acadèmiques myRIO1900 [7]

Algunes de les especificacions més rellevants d'aquesta placa són les que es llisten a continuació:

- FPGA Xilinx Zynk-7010
- Entrades analògiques:
 - Resolució de 12 bits

- Freqüència de mostreig de 500kS/s
- Connectors MXP:
 - Quatre canals mono per cadascun dels dos connectors
 - Valor nominal entre 0V i 5V
 - Exactitud de $\pm 50\text{mV}$
- Connectors MSP:
 - Dos canals diferencials
 - Valor nominal entre -10V i 10V
 - Exactitud de $\pm 200\text{mV}$
- Entrada d'àudio estèreo basada en dos canals mono acoblats en AC
- Ample de banda 50kHz
- Sortides analògiques:
 - Resolució de 12 bits
 - Connectors MXP:
 - Dos canals mono per connector
 - Valor nominal entre 0V i +5V
 - Exactitud de 50mV
 - Connectors MSP:
 - Dos canals mono
 - Valor nominal entre -10V i 10V
 - Precisió de $\pm 200\text{mV}$
 - Sortida d'àudio estèreo basada en dos canals mono acoblats en AC
 - Ample de banda 50kHz
- E/S Digital:
 - Connectors MXP: 2 ports de 16 DIO línies (una per connector)
 - Connectors MSP: 1 port de 8 DIO línies
 - Cada línia és programable com a E/S
- Acceleròmetre de 3 eixos amb resolució de 12 bits
- 4 LEDs RGB
- 1 USB device port
- 1 USB host port

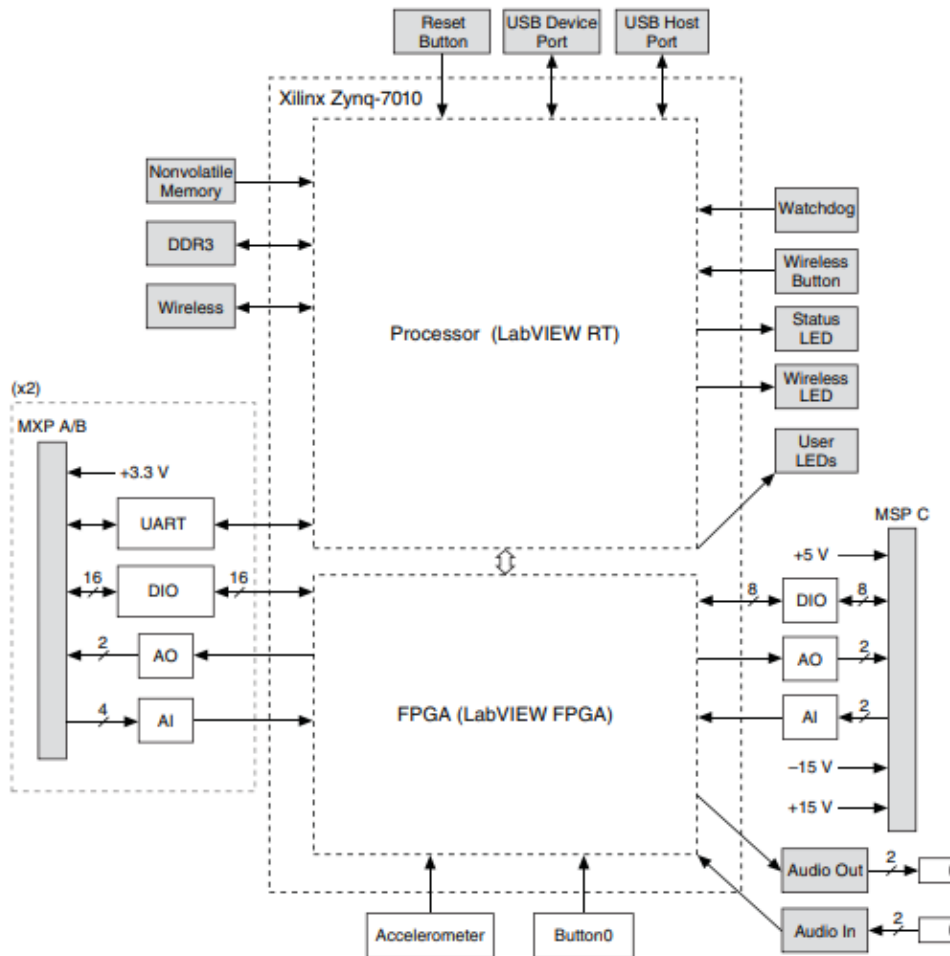


Figura 6. Diagrama de blocs del hardware de la placa myRIO1900 [7]

El processador integrat al mòdul Zynq de la placa myRIO1900 s'encarrega d'interpretar el codi carregat des de *LabView*. Aquest mòdul també té una FPGA on s'implementa en hardware una altra part del codi. Així doncs *LabView* permet la opció d'afegir dispositius on carregar els projectes (en aquest cas el dispositiu seria la *myRIO*).

La distribució del codi s'ha dividit principalment en dos blocs. El primer corre sobre la FPGA de la placa mentre que el segon s'executa en el processador de l'ordinador des de *LabView*.

2.1.2. Front-end

El *front-end* utilitzat en aquest projecte fou desenvolupat en un projecte anterior per al grup d'instrumentació electrònica i biomèdica dins del departament d'enginyeria electrònica a la UPC. Està basat en una font de corrent unipolar amb la finalitat de convertir el senyal de referència en tensió provinent de la FPGA a corrent per al càlcul de la impedància. A més el *front-end* disposa de circuits addicionals per mesurar la tensió diferencial en la impedància i el corrent

mitjançant amplificadors diferencials, buffers i un amplificador de transimpedància.

A nivell estructural, el *front-end* consta d'una entrada per on s'introdueix el senyal de referència (del voltant de 2Vpp), una sortida que proporciona la mesura de tensió que cau en la impedància i una segona sortida que proporciona la mesura de corrent injectat a la impedància. És necessària una tensió de 5V per alimentar la placa. A les figures 7 i 8 es pot veure el diagrama de blocs i la vista frontal.

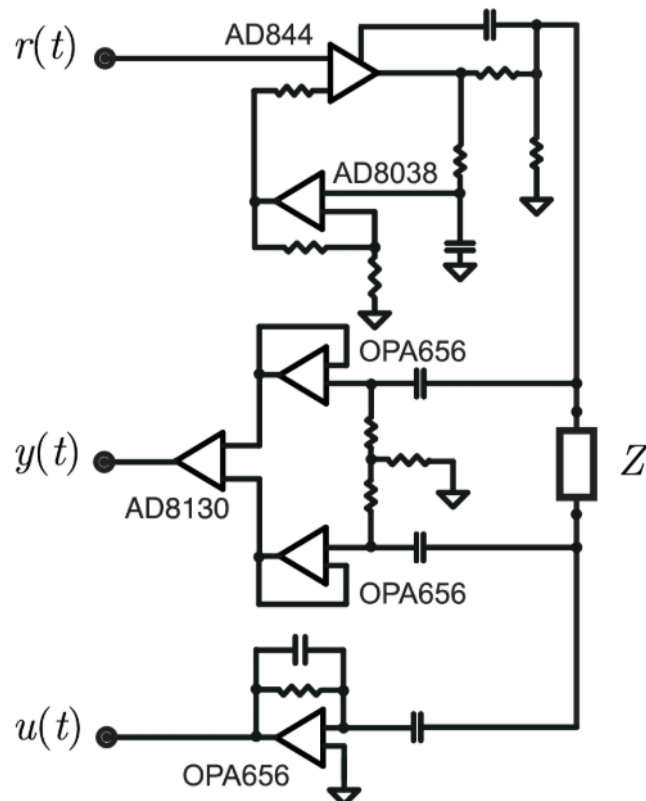


Figura 7. Diagrama de blocs del *front-end* utilitzat per a la mesura de impedància [8]

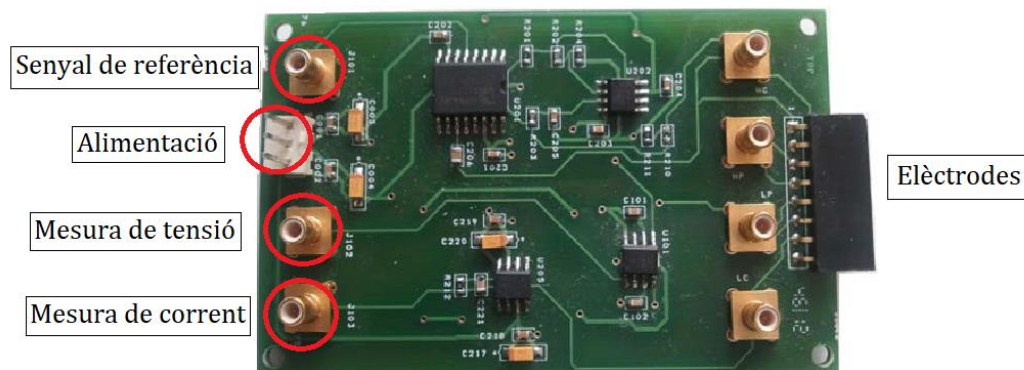


Figura 8. Vista zenital del *front-end* utilitzat per a la mesura de impedància

2.1.3. Eines de desenvolupament

Arribats a aquest punt ja es pot deduir que el projecte està més centrat en el desenvolupament del software necessari per obtenir el valor de la impedància que en el hardware. Concretament, la eina que s'ha emprat ha estat el programa *LabVIEW 2017 myRIO*, una versió de LabView que se't proporciona junt amb el paquet de la *myRIO*.

Aquesta versió del programa *LabView* et permet importar dispositius dins de la carpeta on resideix el projecte. Un cop importats els dispositius, el programa permet crear el que es coneix com a *vi* (fitxer on resideix el codi) i especificar on es vol executar dit *vi*. En el cas del projecte en qüestió, s'ha decidit executar tant la generació del senyal de referència com el processament dels senyals rebuts del *front-end* dins de la placa de desenvolupament. Apart s'ha creat una interfície d'usuari, la qual s'executa a l'ordinador, on es poden visualitzar els senyals generats per la placa i els resultats obtinguts del processament d'aquests.

La comunicació entre l'ordinador i la placa *myRIO* es du a terme a través d'un cable USB el qual requereix de la instal·lació de divers específics que *National Instruments* ja proporcionat junt amb la instal·lació del software [9].

2.2. Arquitectura del hardware

Degut a la limitada capacitat de processament de la FPGA s'han implementat dues versions diferents del sistema. Una de més bàsica, permetent obtenir una velocitat de mostres per segons molt més elevada que la segona, la qual és més avançada però no assoleix la velocitat de mostres per segon requerida.

Com ja s'ha explicat anteriorment, el sistema utilitza un *front-end* per a la mesura de la impedància. Dit *front-end* està basat en una estructura amb font de corrent unipolar per tal de convertir el senyal de referència en tensió. Així doncs podem fer la assumpció que el corrent que circula per dit *front-end* és constant permetent-nos així calcular només la FFT de la tensió rebuda. Gràcies a aquesta assumpció ens estalviem el càlcul de la FFT de la senyal de corrent, augmentant de forma considerable el rendiment del sistema. El diagrama de blocs d'aquesta primera versió de hardware del sistema quedaria distribuït de la següent manera:

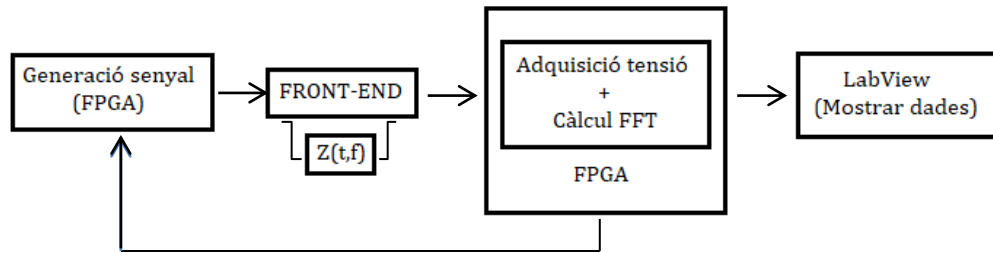


Figura 9. Diagrama de blocs primera versió del sistema

Així doncs, ja és pot deduir quina és la segona versió del sistema. Si no assumim corrent constant circulant pel *front-end*, hem de calcular la FFT del senyal corrent rebut. El cost a l'hora de rebre mostres és pràcticament del doble ja que, tot i que la FPGA està capacitada per rebre dues senyals alhora i processar-les de la mateixa manera, internament les entrades analògiques de la *myRIO* passen totes per un multiplexor la commutació del qual es gestiona des de l'aplicació externa. Per tant realment les entrades no s'estan llegint ni processant de forma paral·lela.

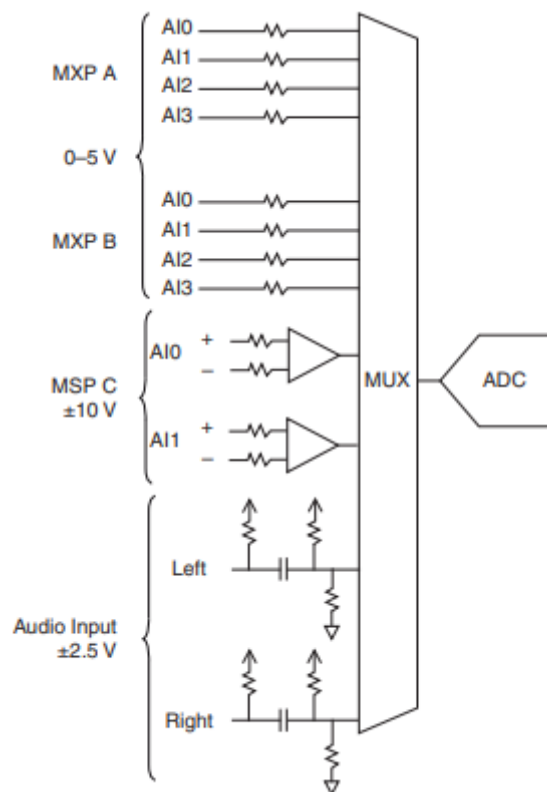


Figura 10. Entrades analògiques *myRIO1900* [7]

D'altra banda, tot i la pèrdua de mostres per segon, aquest segon mètode és més exacte ja que no requereix de la assumptió d'exactitud del valor del corrent. És per aquest motiu que s'ha decidit desenvolupar ambdós mètodes per poder finalment escollir-ne el millor.

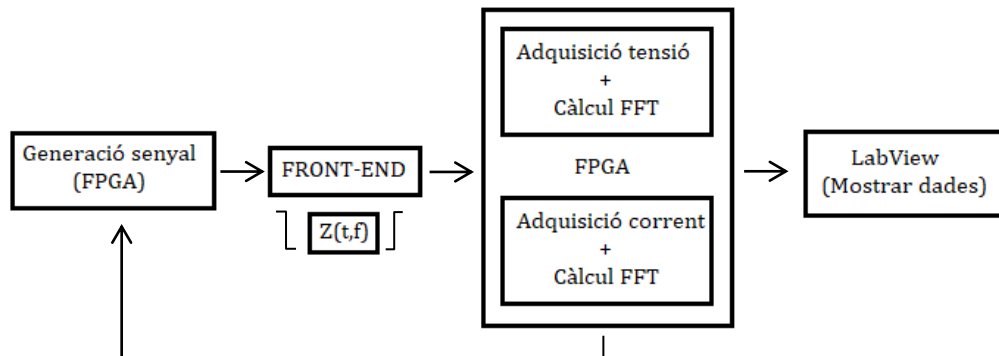


Figura 11. Diagrama de blocs segona versió del sistema

Així doncs el hardware consta de tres etapes diferenciades segons les seves funcionalitats:

- Etapa de generació de senyals: Com es pot veure en el diagrama tant de la Figura 10 com de la Figura 11, hi ha un bloc implementat a LabView el qual està a càrrec de la generació del senyal de referència que utilitza el *front-end* per al càlcul de l'impedància.
- Etapa de processament: Aquesta segona etapa també està inclosa dins la FPGA i s'encarrega de rebre els senyals i calcular les FFT. En funció de si s'està utilitzant la primera aproximació o la segona la FPGA automàticament llegeix la senyal d'una entrada o de dues en funció de les connexions de les que consti el sistema. Com es pot veure en el diagrama de blocs de la placa *myRIO* (Figura 6), aquesta conta d'un bloc MSP entrada/sortida. Per realitzar totes les transferències de senyals s'ha adjuntat una *protoboard* adaptada a les connexions de entrades i sortides de la placa. És en aquesta *protoboard* on s'ha implementat el divisor de tensió per condicionar el senyal de referència i des d'on es realitzen les connexions pertinents per llegir i transmetre senyals.
- Recollida i mostra de dades: És la última etapa i està a càrrec de rebre els càlculs de la FPGA i extreure'n la impedància tot mostrant els resultat per pantalla.

2.3. Arquitectura del software

S'ha decidit dividir aquest apartat en quatre subapartats, corresponents a les etapes descrites en el punt 2.2, ja que és on recau tot el pes del projecte.

Un dels avantatges d'utilitzar LabView per a la programació de la FPGA és que la majoria de les funcions que es necessiten per acabar calculant la impedància (generació de senyals, càlcul de transformades, etc...) venen implementades en

llibries o vi que proporciona LabView. Tot i així s'han inclòs elements per optimitzar el sistema els quals seran descrits a continuació.

2.3.1. Generació del senyal

Un vi proporcionat per *LabView* s'utilitza com a generador del senyal de referència. Aquest mòdul permet configurar tant la resolució del senyal com l'amplitud o la freqüència per defecte, tot i que aquesta última és configurable des del panell de control que més endavant s'explicarà.

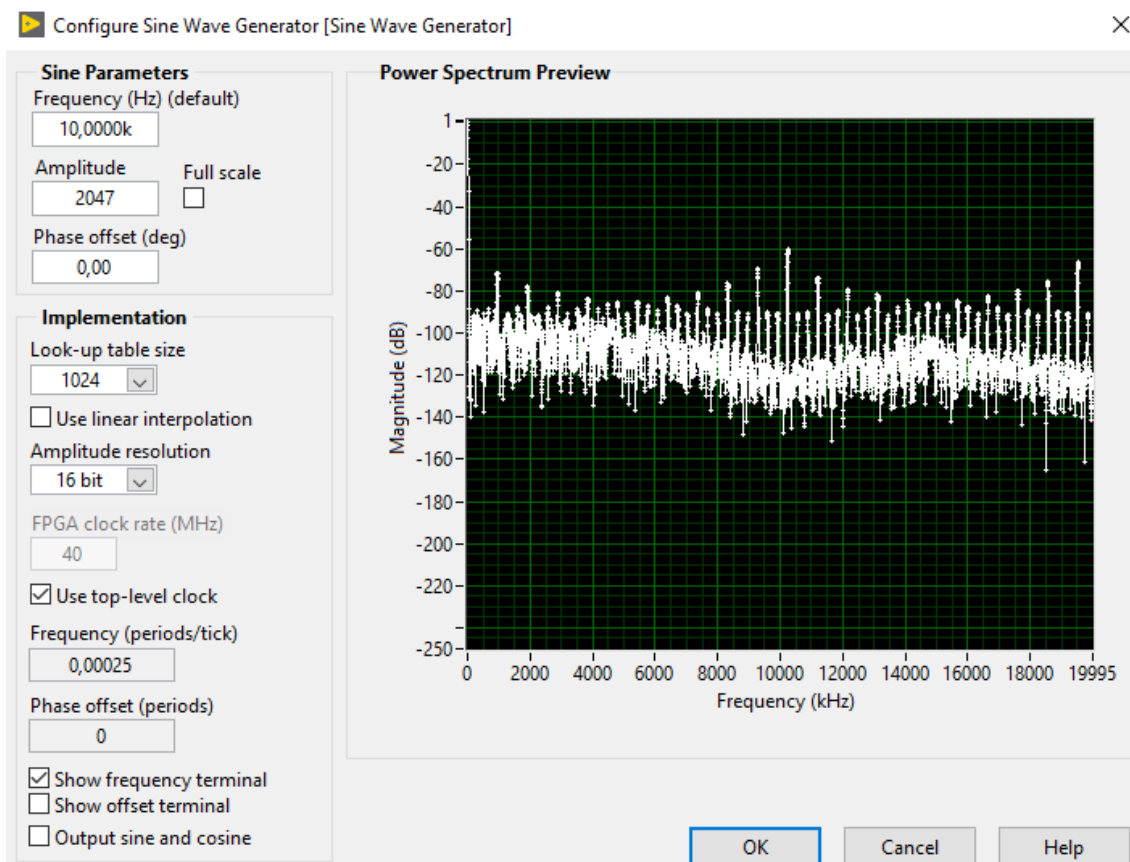


Figura 12. LabView panell de configuració del generador de funcions

Com es veu a la Figura 12 s'ha seleccionat una amplitud en bits de 2047 ja que la màxima resolució de la placa *myRIO1900* en el ADC és de 12 bits, tenint en compte el 0 i la part negativa del senyal tenim una amplitud de 2047. Es pot observar un desplegable indicant 16 bits de resolució de amplitud, això és degut a que el panell de configuració està preparat per a altres models de placa. Cercant a les especificacions de la placa es troba que quan les sortides analògiques no arriben a la amplitud assignada adapten el nombre de bits segons la placa. El vi que genera el senyal queda doncs de la següent forma:

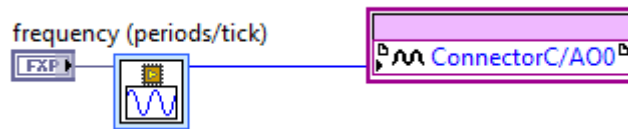


Figura 13. Vi encarregat de generar el senyal de referència

Ja s'ha comentat que la freqüència és configurable per l'usuari, tal i com es pot veure de la Figura 13. El mòdul que es veu a la dreta de la figura especifica que el senyal s'emetrà per la sortida analògica 0 de la placa.

Es considera necessari esmentar que una primera versió més àmplia del generador fou implementada en un inici. En aquesta primera versió es podia configurar el offset del senyal, la amplitud, la freqüència i el factor d'escala. Tot i ser una versió més rica fou descartada per problemes de falta de capacitat de processament i d'emmagatzematge en la placa. Amés, el que es necessita del senyal de referència és que no excedeixi certa amplitud i sigui el més net possible per tant era innecessari utilitzar aquesta primera versió. Per controlar que l'amplitud no excedeixi el màxim recomanat (2Vpp) s'ha mesurat l'amplitud en volts a la que es genera el senyal per defecte i posteriorment s'ha implementat un divisor de tensió adequant el senyal al *front-end*.

2.3.2. Processament dels senyals i càlcul de la FFT

Per realitzar el càlcul de la FFT s'ha realitzat una recerca sobre quins són els mètodes més eficients alhora de realitzar dit càlcul. Finalment s'ha decidit implementar un protocol basat en *handshaking* anomenat "*4 wire handshaking protocol*". És necessari utilitzar aquests tipus de protocols ja que, quan es programa una FPGA mitjançant *LabView* no es poden utilitzar els *loops* usuals, s'han d'utilitzar els anomenats *timed loops* en els quals se li especifica una freqüència de rellotge a assolir (en aquest cas a la que treballa la placa, 40 MHz). En els *loops* usuals de *LabView*, per cada iteració es retorna un valor en funció del que s'estigui calculant. El problema apareix en el cas dels *timed loops* ja que aquests necessiten més d'un cicle per retornar dades vàlides. Així doncs, per assegurar un cert nivell de robustesa en l'algoritme d'obtenció de la FFT s'ha d'assegurar que tots els nodes de sortida tenen dades vàlides. Es per això que s'utilitza un protocol basat en *handshaking* utilitzant tres FIFOs (una per la part real, una altre per la part imaginària i una per la senyal) per tal de fer encara més eficient l'algoritme [10].

El protocol recentment descrit consisteix en esperar a tenir dades vàlides a les FIFOs de la part real, part imaginària i senyal alhora. En el moment en que les tres FIFOs són vàlides, es llegeixen els seus elements i s'envia un *flag* al vi encarregat de

calcular la FFT indicant que es pot realitzar un altre càlcul. L'únic a tenir en compte és assignar espai suficient a les FIFOs per no bloquejar el funcionament del sistema. D'aquesta manera ens assegurem que no perdem cap dada durant el procés de càlcul [10]. A la Figura 14 es pot veure el diagrama de flux del sistema descrit.

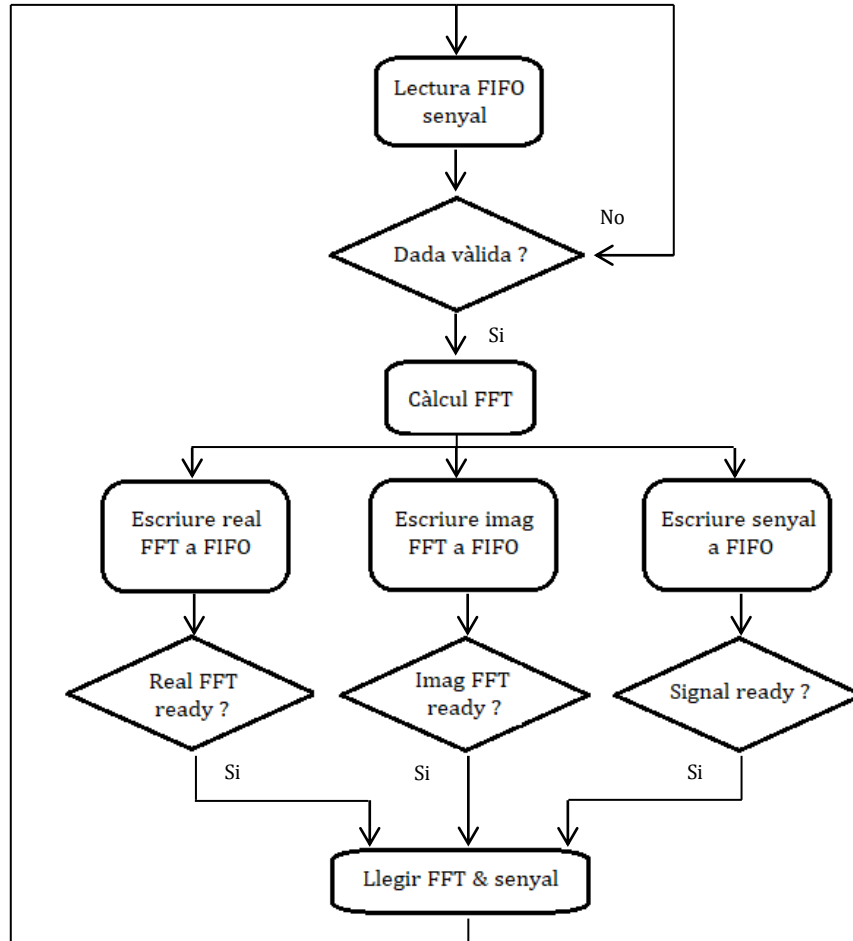


Figura 14. Diagrama de flux del càlcul de la FFT

Com ja s'ha explicat en l'apartat 2.2, dos versions diferents de software han estat implementades. Per a la versió 1 (assumint corrent constant per al *front-end*) només es calcula la FFT del senyal tensió per tant el diagrama de flux és el que es veu *supra*. En el cas de la versió 2 (no assumim corrent constant per al *front-end*) el diagrama de flux seria igual que el de la Figura 14 però realitzant un procés en paral·lel executant exactament el mateix procediment per al senyal corrent.

Arribats a aquest punt la placa *myRIO* ja ha realitzat tots els càlculs necessaris per obtenir la impedància. Tots els valors obtinguts son transmesos a l'ordinador via USB. *LabView* proporciona mètodes per llegir des de l'ordinador els valors de les FIFOs de la FPGA mitjançant dit tipus de comunicació.

2.3.3. Obtenció de la impedància i representació de les dades

Per tal de comunicar-nos amb la FPGA de la placa hem de invocar un mètode anomenat “*Open FPGA VI reference*”. Aquest mètode simplement crea una referència cap a la FPGA del nostre projecte, lloc des del que ens arriben les dades. Un cop instanciada la FPGA s'han d'inicialitzar totes les FIFOs que es vulguin utilitzar tot configurant la capacitat d'aquestes. Un cop configurades les FIFOs s'inicialitza la FPGA. A la Figura 15 es pot veure un exemple a petita escala del procediment a seguir, depenent de la versió del sistema s'haurien de inicialitzar tres (en el cas de assumir corrent constant) o sis (eliminant la assumpció de corrent) FIFOs:

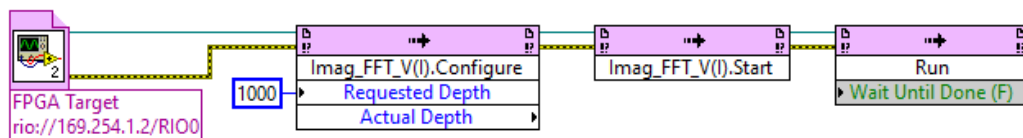


Figura 15. Exemple d'inicialització de la FPGA del projecte

La mida de la FIFO de la Figura 15 ha estat escollida a l'atzar degut al seu caràcter d'exemple.

Un cop inicialitzada la FPGA, es configura la freqüència de mostreig i la freqüència de *clock* a la que volem que treballi la placa, per al projecte s'ha escollit la màxima freqüència (40MHz), tots aquests paràmetres s'envien a la FPGA mitjançant un mètode proporcionat per *LabView* anomenat “*Read/Write control*”, dit mètode és específic per al treball amb FPGAs. Amés s'ha afegit un selector de freqüències (per la creació del senyal de referència) per tal de que l'usuari pugui escollir la freqüència desitjada. Aquest aspecte serà important alhora de trobar els valors màxims de les transformades. A la Figura 16 es pot observar tant la interfície d'usuari com els vi utilitzats per la configuració explicada.

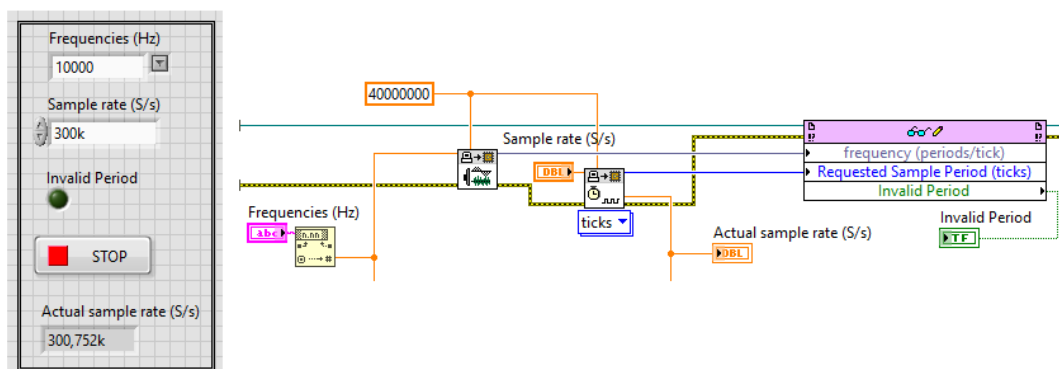


Figura 16. Interfície d'usuari i vi per la configuració dels paràmetres de funcionament de la FPGA

De la Figura 16 és interessant comentar la utilitat de dos *subvis* encarregats primerament de normalitzar els paràmetres per tal de que la FPGA els pugui interpretar i posteriorment convertir la freqüència de mostreig escollida per l'usuari en el comptador necessària per als “*Timed loops*” interns de la FPGA.

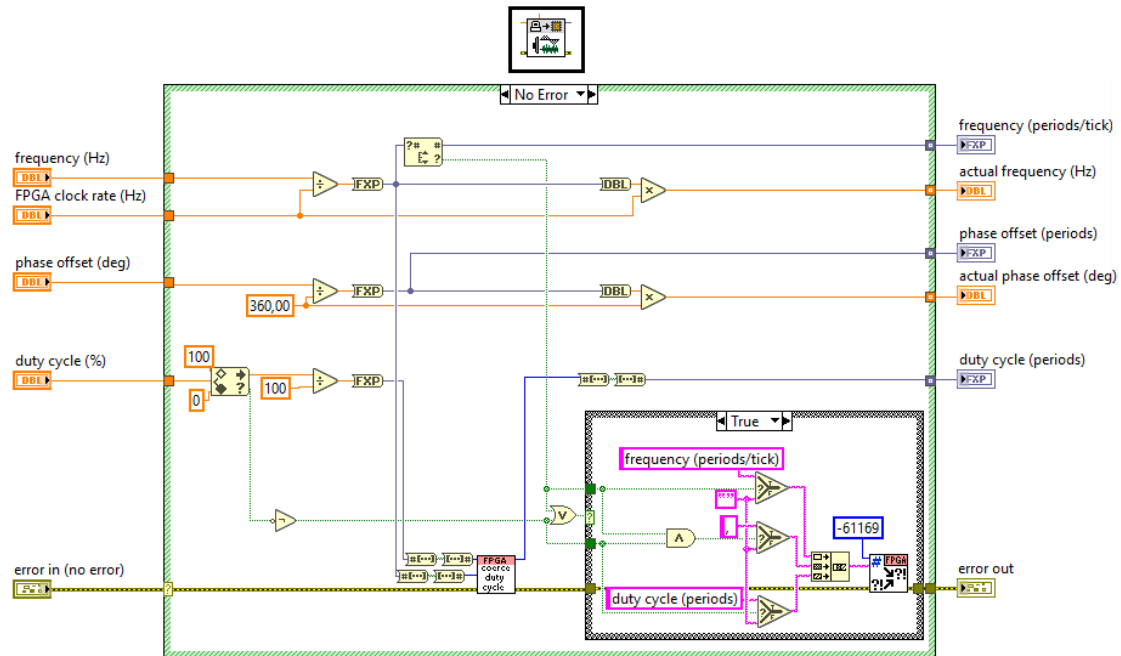


Figura 17. Diagrama de blocs utilitzat per normalitzar el valor de la freqüència per la interpretació de la FPGA (*Normalize_Signal_Parameters.subvi*)

A la Figura 17 es pot veure el diagrama de blocs encarregat de convertir els valors de freqüència, fase i cicle de treball introduïts per l'usuari a *fixed-points* (tipus de variable utilitzada per la FPGA) per tal de que el bloc generador de senyals (explicat a l'apartat 2.3.1) pugui interpretar-los generant així el senyal desitjat. Per aquest projecte només es configura el valor de la freqüència ja que és el paràmetre rellevant de cara a la generació del senyal de referència per a la posterior obtenció de la impedància.

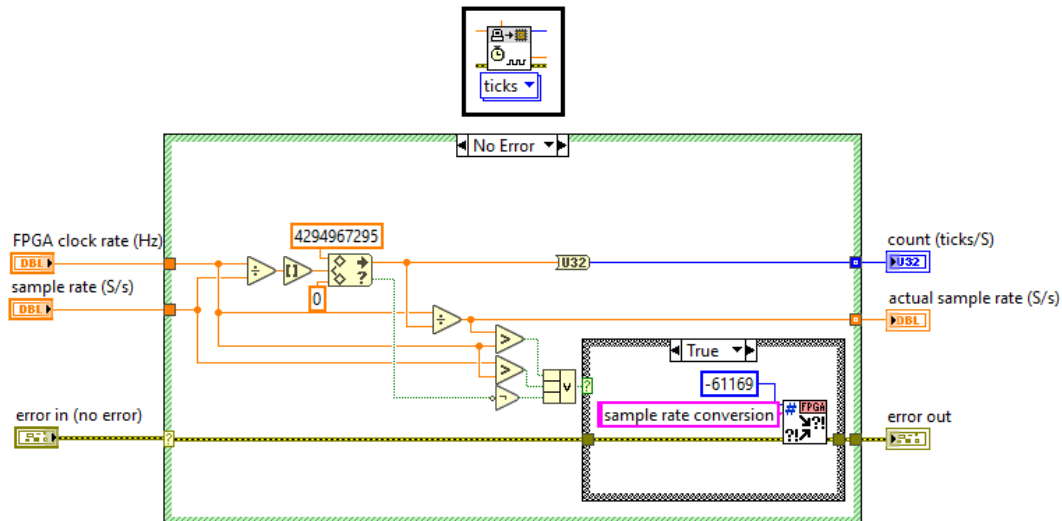


Figura 18. Diagrama de blocs utilitzat per assignar el valor adient de comptes en funció de la freqüència de mostreig escollida (*Sample_rate_to_loop_time.subvi*)

El segon bloc és el de la Figura 18, aquest bloc s'encarrega de convertir la freqüència de mostreig escollida per l'usuari al número de comptes adient de cara als *Timed Loops* programats dins la FPGA (explicat a l'apartat 2.3.2). Les estructures temporals o *Timed Loops* que s'han utilitzat per programar la FPGA no se'ls hi pot configurar directament la freqüència de mostreig, s'ha d'utilitzar un *subvi* com el de la Figura 18 que converteixi el valor escollit de freqüència al número de *ticks* de rellotge equivalents. És per això que de cara a la realització del càlcul també s'ha d'especificar el *clock rate* de la FPGA. El *subvi* retorna el *sample rate* real al que s'està executant el programa i el número de *ticks* de cara a la interpretació de la FPGA.

Un cop s'han configurats tots els paràmetres de funcionament de la FPGA es procedeix a llegir els valors de les FIFOs. En el cas de les que contenen les transformades es realitza una selecció de les primeres 256 xifres del bus que ens arriba ja que la resta és la periodificació d'aquestes 256 primeres (degut al caràcter periòdic de la transformada de Fourier).

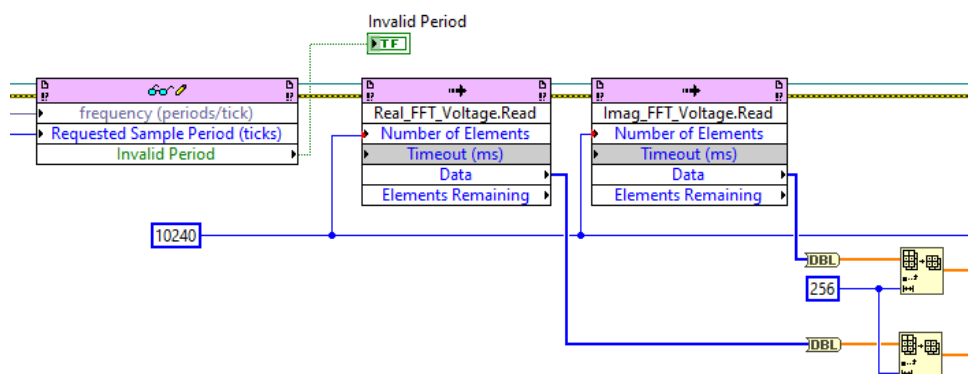


Figura 19. Configuració de freqüències de la placa i lectura de la part real i imaginària de la FFT calculada des de la FPGA

Per calcular el valor de la impedància final necessitem els valors màxims de la transformada dels senyals rebuts del *front-end*, podent així calcular el quocient entre el valor màxim de tensió i el valor màxim del corrent obtenint finalment el valor de la impedància. Com ja s'ha esmentat, una preselecció de les primeres 256 mostres ha estat realitzada. A més, les freqüències a les que ens arriben els senyals són conegudes per tant tenim múltiples camins a explorar per acabar trobant els màxims desitjats. Les vies que s'han implementat són les que s'expliquen a continuació:

- a) Obtenció de màxim amb detectors de pic: LabView proporciona un vi per defecte anomenat "*Peak detector*". Tal i com el seu nom indica, aquest vi retorna els valors màxims d'una cadena de valors a partir d'un *threshold* passat per paràmetre. La primera aproximació per obtenir els màxims fou aquesta tot afegint a continuació un calculador de la mitja dels valors obtinguts ja que dintre del *threshold* escollit pot ser que entrin valors no desitjats. La primera aproximació doncs és la que es pot veure a la Figura 16.

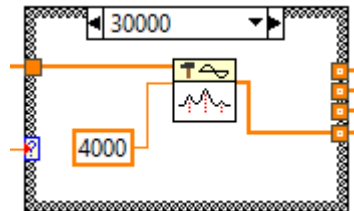


Figura 20. Extracció dels màxims de la FFT (primera aproximació)

No és una mala aproximació a priori però, quan tractem amb senyals petites, els màxims de les transformades no són tant clars i entren masses falsos màxims dins dels llindars. És per això que es va arribar a una segona aproximació a partir d'aquesta primera.

- b) Obtenció del màxim "empírica": Tal i com s'ha explicat, les freqüències del senyal de referència que l'usuari pot escollir són conegudes. Aprofitant-nos d'aquest fet, mitjançant el primer mètode es troben les posicions dels màxims per a cada freqüència disponible (dintre de les 256 mostres prèviament seleccionades), un cop saps les posicions dels màxims segons la freqüència, vas a buscar directament el valor a la posició que pertorqui estalviant així l'ús de detectors de pic. Finalment, amb tots els màxims extrets després de les iteracions que s'hagin fet, es realitza una mitja obtenint així un valor més fiable en la mesura de la impedància. El bloc que selecciona el màxim en aquesta segona aproximació és el següent:

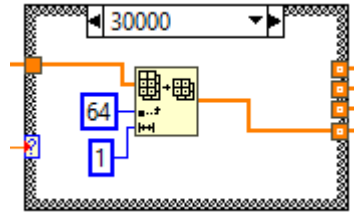


Figura 21. Extracció dels màxims de la FFT (segona aproximació)

De les dues vies esmentades s'ha emprat la segona per obtenir el valor dels màxims de cara a la versió final del projecte.

Un cop extrets els màxims del senyals ja simplement hem de calcular el quocient entre màxims de tensió i màxims de corrent. El càlcul d'aquest quocient, però, també depèn de quina de les dues implementacions s'estigui utilitzant. Si estem utilitzant la aproximació en la que s'assumeix corrent constant per al *front-end*, la metodologia a seguir passa primer per realitzar un calibratge del sistema tot escollint un valor conegut d'impedància (durant el projecte s'han escollit 100Ω), conegut dit valor d'impedància només s'ha d'escollir un valor adient per al denominador el qual ens permeti obtenir el valor de impedància seleccionat. Tot i ser un càlcul molt senzill es pot veure la equació 2.1:

$$Z(\omega) = \frac{V(\omega)}{x} \quad (2.1)$$

Un cop realitzat el calibratge del sistema, per a cada freqüència s'utilitza el valor de x escollit durant el calibratge.

Per la segona aproximació, en la que no s'assumeix corrent constant circulant per al *front-end*, no es necessita realitzar cap mena de calibratge previ ja que els valors necessaris per obtenir la impedància ja els obtenim directament del processament realitzat a partir dels valors obtinguts de la FPGA. Tot i així ja s'ha comentat que aquesta aproximació no és tant eficient com la primera.

Per concloure, s'ha implementat també un petit bloc encarregat d'emmagatzemar tots els valors obtinguts per part del sistema en un fitxer especificat des de la interfície. D'aquesta manera es pot realitzar un post-processat dels resultats obtinguts.

2.3.4. Software de control

Tal i com s'ha anat explicant durant la memòria, s'han implementat dues versions diferents del sistema. Així doncs aquest apartat el dividirem en dos punts, un per cada implementació:

2.3.4.1. Software de control assumint corrent constant

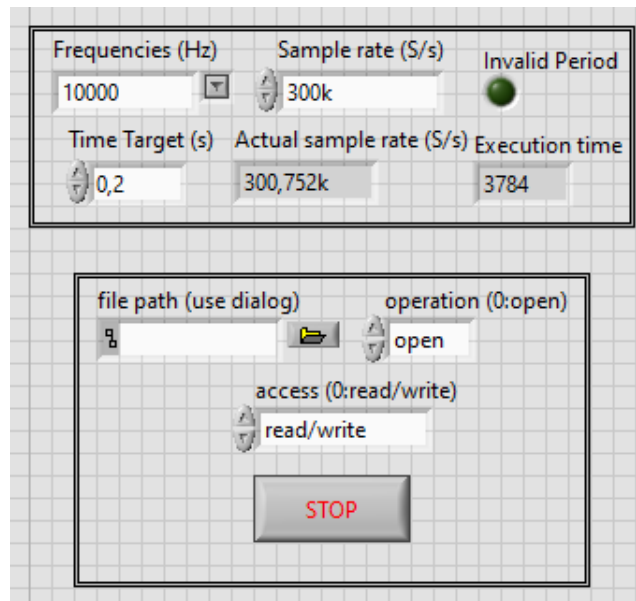


Figura 22. Part de control del panell frontal que permet generar els senyals de referència, escollir la freqüència de mostreig, el temps entre mostres vàlides i els fitxers destí d'aquestes

Com es mostra a la Figura 22, aquesta implementació consta d'un bloc encarregat de generar els senyals a les freqüències especificades. Amés també es pot configurar la freqüència de mostreig del sistema i el temps entre mostres vàlides. A nivell informatiu s'ha afegit una llum la qual indica si s'està arribant a la freqüència de mostreig requerida per l'usuari tot acompanyada del valor real de dita freqüència. Com a segon bloc es pot observar el gestor de fitxers des d'on se li especifica al programa la localització del fitxer on volem emmagatzemar les dades obtingudes.

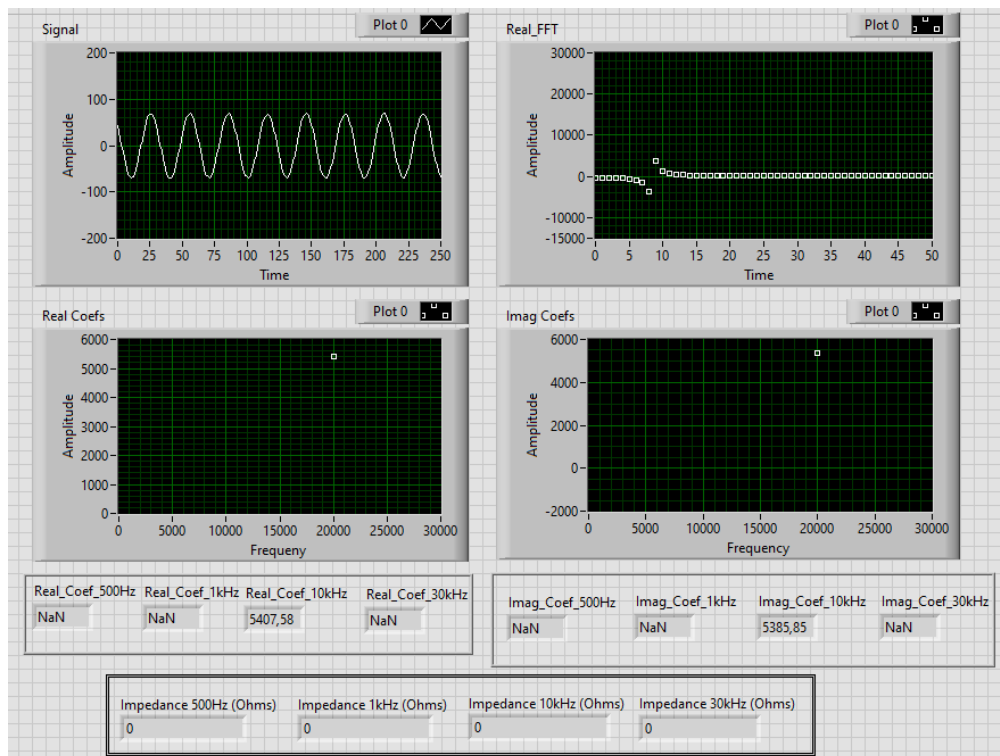


Figura 23. Part de visualització de resultats del panell frontal.

El panell frontal consta de quatre gràfics en els que es poden veure el senyal de referència que s'està generant, la FFT a temps real que està calculant la FPGA i el valor dels coeficients (tant el real com l'imaginari) de dita FFT en funció de la freqüència.

2.3.4.2. Software de control sense assumir corrent constant

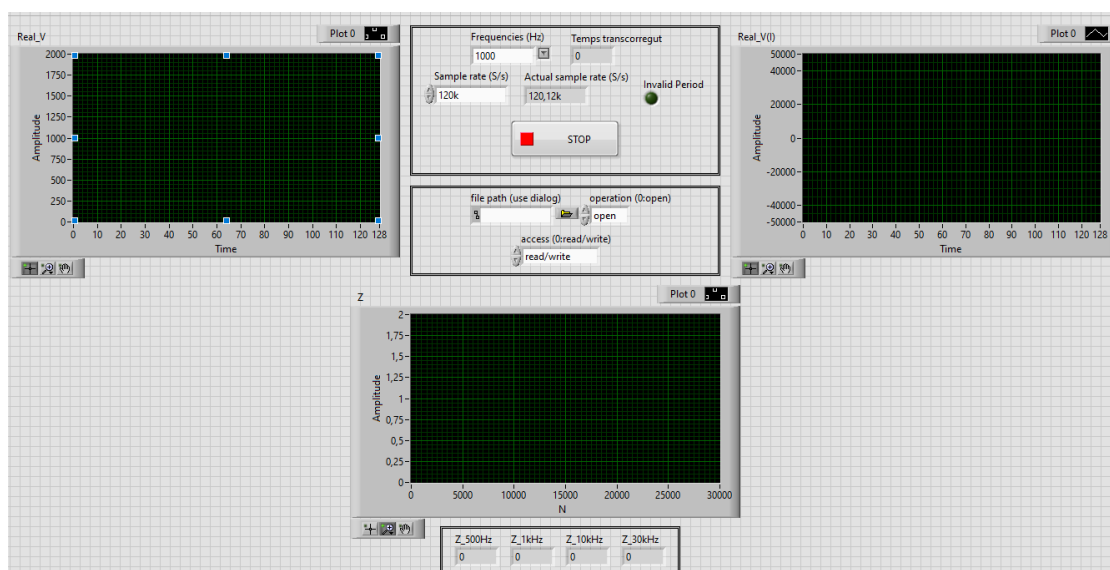


Figura 24. Panell de control del sistema sense assumir corrent constant

Els blocs de configuració dels senyals de la Figura 24 són idèntics als de la Figura 22, s'ha intentat poder configurar els mateixos paràmetres en les dues implementacions. No obstant això, la presentació de resultats s'ha modificat ja que, si es volguessin mostrar les mateixes dades que en l'apartat anterior necessitaríem el doble de gràfics. Com aquesta segona implementació ja tenia un cost de processament més elevat per defecte no té sentit afegir-hi un cost addicional alhora de mostrar resultats, és per això que s'han inclòs els tres gràfics que s'han considerat més importants:

- Senyal tensió V: en aquest gràfic és on es veu el senyal tensió que ens arriba del *front-end*.
- Senyal corrent V(I): igual que en el punt anterior, és on es visualitza el senyal corrent arribat del *front-end*.
- Valor de la impedància: es pot veure els valors de les impedàncies calculades a la freqüència on s'estan calculant.

3. Validació amb mesures experimentals

Per tal de verificar el correcte funcionament del sistema s'han realitzat una sèrie de mesures amb la versió del sistema exposada en l'apartat 2.3.4.1 de l'actual memòria. S'ha escollit aquesta versió ja que, com s'ha anat exposant al llarg de la memòria, és la que pot assolir una velocitat de processament major, fet important a l'hora de realitzar mesures reals.

S'han realitzat tres tipus d'experiments per verificar el funcionament del sistema. En el primer s'utilitza el *front-end*, explicat a l'apartat 2.1.2, per tal de verificar que el sistema pot mesurar impedàncies de valor nominal conegut. En el segon experiment s'ha utilitzat un material biològic (poma) per tal de simular l'evolució de la impedància en funció de la freqüència (apartat 1.2). Finalment s'han realitzat mesures reals amb un voluntari per tal de comprovar el funcionament del sistema en casos reals.

3.1. Mesures amb *front-end*

En aquest primer experiment simplement es volia comprovar que el sistema implementat fos capaç de realitzar una mesura d'impedància fiable. Es per això que s'ha fet ús del *front-end* utilitzant els següent valors resistius coneguts: 10 Ω , 20 Ω , 30 Ω , 51 Ω , 82 Ω , 100 Ω , 200 Ω , 510 Ω , 820 Ω i 1k Ω . Per aquest experiment s'han utilitzat els dos sistemes implementats ja que, al no tractar-se d'un cas real sinó de mesures de comprovació no era necessària una elevada capacitat de processament. En els dos casos s'han realitzat les mesures de les resistències a una freqüència concreta i posteriorment a 500Hz, 1kHz, 10kHz i 30kHz per cada valor de resistència escollit.

3.1.1. Mesures assumint corrent constant

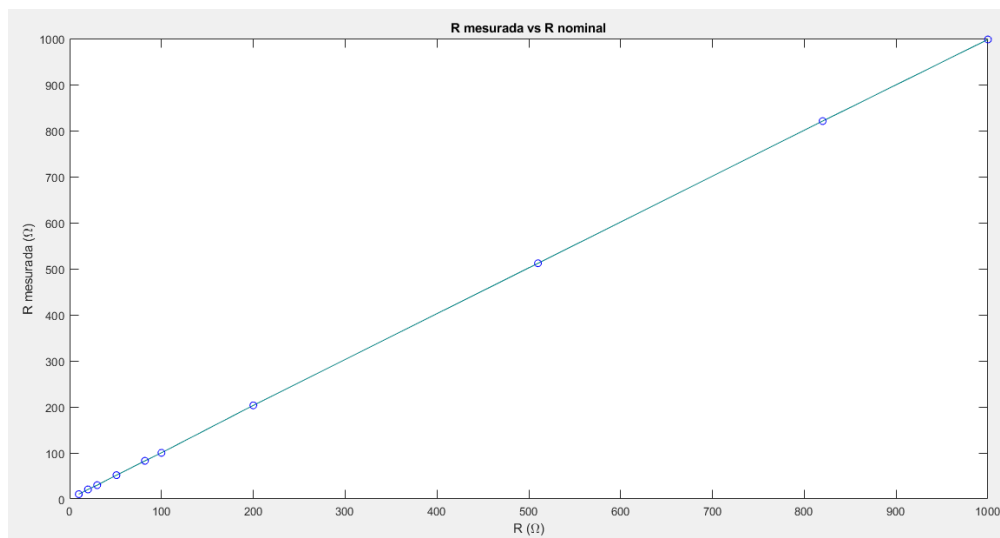


Figura 25. Resistència mesurada en funció del seu valor nominal assumint corrent constant per al front-end

A la Figura 25 podem observar els valors de resistència escollits en funció dels mesurats amb el sistema. Els valors que trobem en el gràfic són els que s'exposen a la taula de continuació:

R real (Ω)	R mesurada a 1kHz (Ω)
10	10,39
20	20,72
30	29,95
51	51,67
82	82,82
100	100,26
200	203,27
510	511,9
820	820,67
1000	998,02

Taula 1. Valors resistiu real i valor resistiu mesurat a 1kHz assumint corrent constant circulant per al front-end

A la Taula 1 es pot veure que l'error més elevat en la mesura és de 1.84% (valor obtingut als 200 Ω). Podem afirmar doncs que la exactitud d'aquest primer sistema alhora de realitzar la estimació de la mesura de resistències és prou acurada ja que s'han utilitzat resistències amb una tolerància del 5%.

Com a segona prova s'han realitzat el mateix tipus de mesures però a diferents freqüències. El resultat és el que es pot veure a continuació:

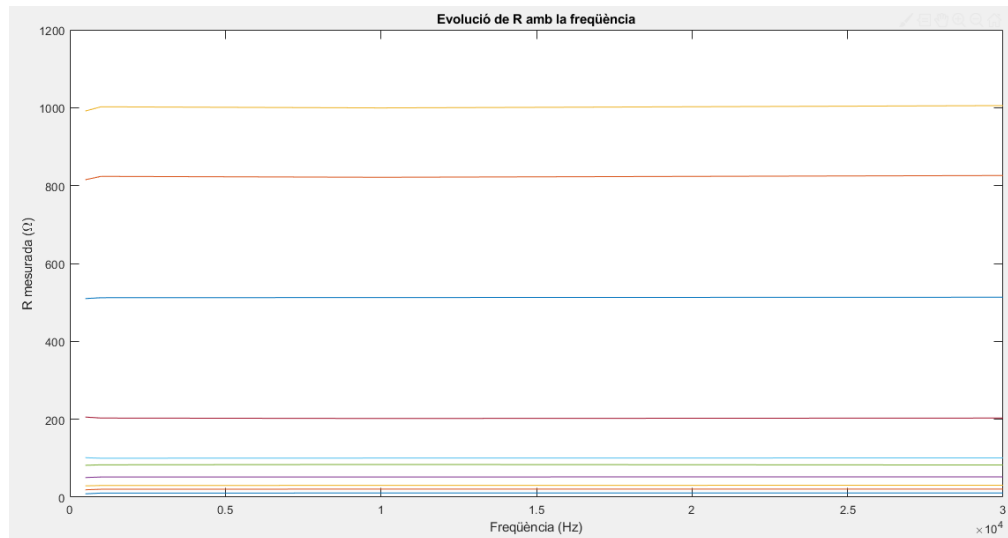


Figura 26. Valor resistiu a diferents freqüències assumint corrent constant circulant per al *front-end*

Com ja s'ha comentat, la placa de desenvolupament utilitzada durant el projecte no arriba a freqüències suficientment elevades per poder visualitzar el comportament de la impedància en funció de la freqüència. El comportament al que ens referim és el corresponent a una xarxa RC com la que és mostra a continuació:

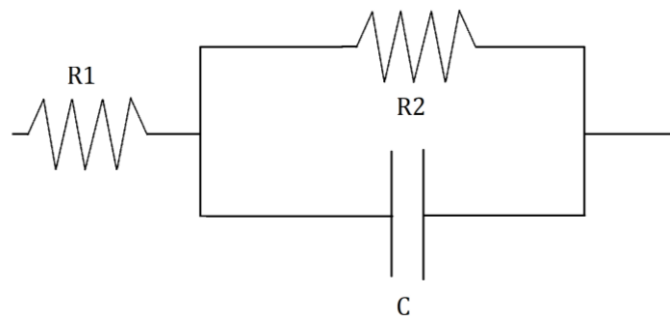


Figura 27. Xarxa RC equivalent al comportament d'un teixit biològic [3]

Si es fa una simulació del circuit de la Figura 27 s'obtenen tres etapes. Una recta de pendent 0 en el punt $R_1 + R_2$ per a freqüències baixes (com les que s'utilitzen amb la placa *myRIO1900*), una segona etapa en la qual hi ha una caiguda a raó de $\frac{1}{R_2 C}$ i finalment una tercera etapa amb una altra recta de pendent 0 però valor inicial R_1 . En la Figura 26 estaríem veient la primera de les etapes descrites. El sistema MyRio està limitat per hardware a una freqüència de tall de 50 kHz. Això impedeix monitoritzar relaxacions completes en el marge útil en la mesura d'impedància en teixits animals.

3.1.2. Mesures sense assumir corrent constant

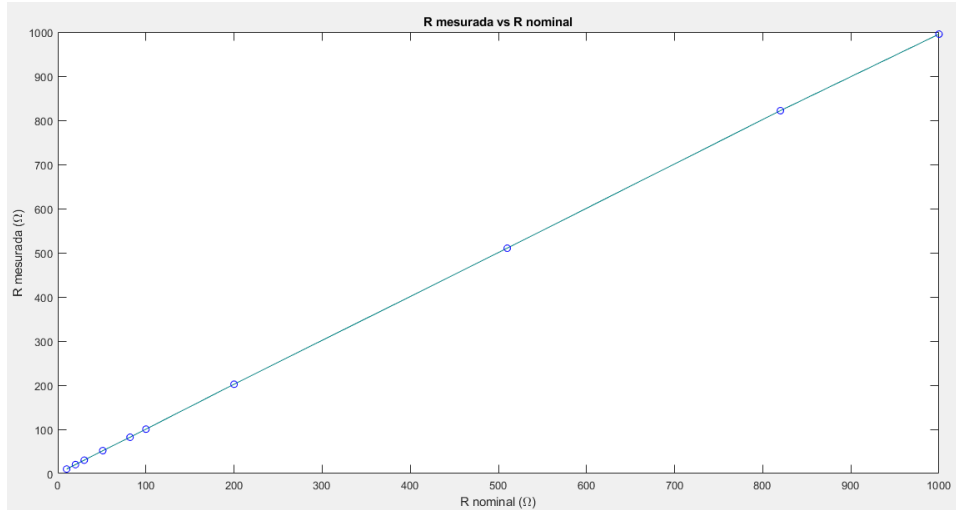


Figura 28. Resistència mesurada en funció del seu valor nominal sense assumir corrent constant per al front-end

Igual que en l'anterior apartat podem observar que les mesures són molt acurades amb el seu valor nominal. Els valors mesurats en funció dels reals són els següents:

R real (Ω)	R mesurada a 1kHz (Ω)
10	10,16
20	20,18
30	30,21
51	51,79
82	82,21
100	100,48
200	202,2
510	510,34
820	821,82
1000	995,15

Taula 2. Valors resistiu real i valor resistiu mesurat a 1kHz sense assumir corrent constant circulant per al front-end

En aquest segon cas podem veure que l'error més gran registrat és de 1.1% i es troba un altre cop en els 200 Ω . És un error inferior respecte al sistema que assumeix corrent constant, tot i que dins d'aquest marge d'error no és excessivament rellevant.

Realitzant la mateixa mesura però a diferents freqüències obtenim:

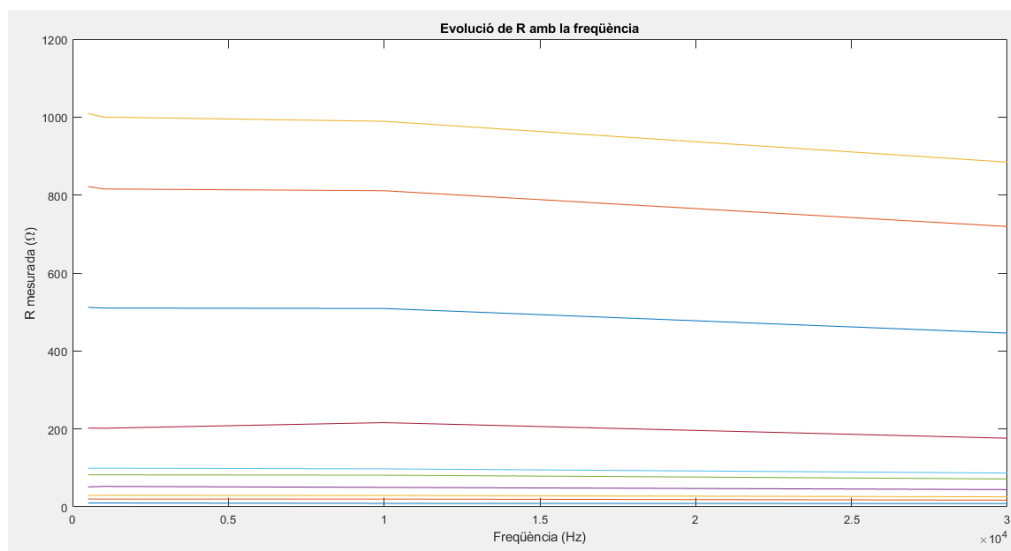


Figura 29. Valor resistiu a diferents freqüències assumint corrent constant circulant per al *front-end*

En aquest cas si que es podria començar a visualitzar de forma molt tímida l'efecte descrit en l'apartat anterior. Tot i així, el *front-end* que s'utilitza està sobredimensionat per la realització d'aquests experiments a les freqüències que ens permet treballar la *myRIO1900*.

3.2. Mesures amb materials biològics

Com s'ha explicat anteriorment, el segon experiment realitzat s'ha dut a terme utilitzant un material biològic. El material utilitzat ha estat una poma ja que, per el rang de freqüències del que disposem, es pot apreciar l'efecte descrit a l'apartat anterior (3.1.1). Per veure dit efecte s'han realitzat mesures a les freqüències de 1kHz, 10kHz i 30kHz. Tot fent la mitjana dels valors obtinguts per cada freqüència obtenim l'efecte desitjat:

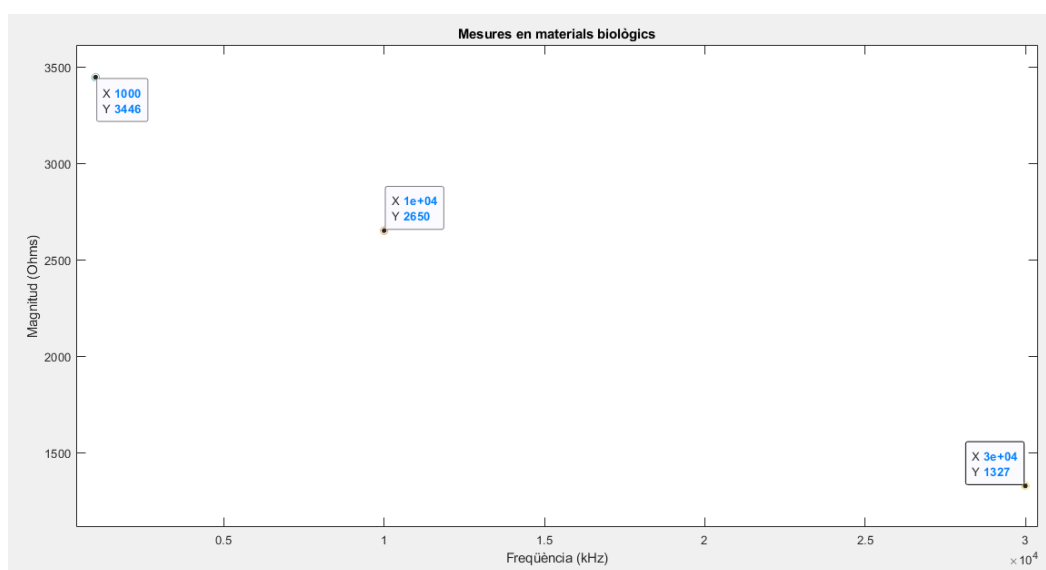


Figura 30. Mòdul de la impedància a diferents freqüències d'una poma

A la Figura 30 es pot veure com efectivament el sistema es comporta com la xarxa RC abans esmentada. El valor a baixes freqüències és més elevat que a altes freqüències. D'altra banda, a freqüències mitges es pot observar una caiguda la qual seria, seguint el model de l'apartat 3.1.1, com una resposta passa-baixes per a la impedància amb una freqüència de tall $1/2\pi RC$.

La configuració del *front-end* per la realització de les mesures ha estat la següent:

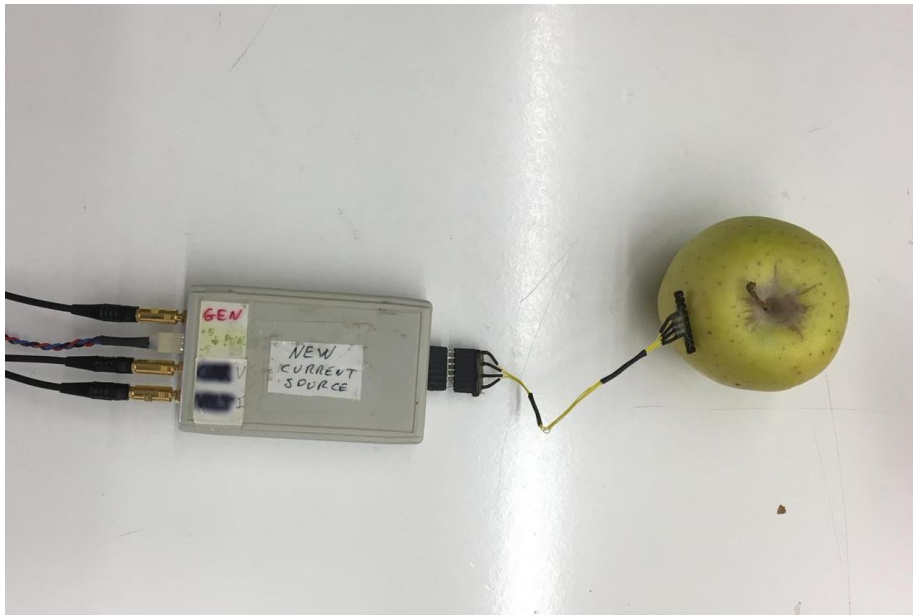


Figura 31. Connexió del *Front-end* per a la mesura d'impedància d'una poma

3.3. Mesures en el cos humà

Finalment s'han realitzat mesures sobre un subjecte. S'han realitzat dos tipus d'experiments per tal de veure com respon el sistema davant de casos reals. El primer ha consistit en mesurar la impedància del braç del subjecte quan aquest té el braç relaxat, de sobte es contrau el múscul durant un petit període de temps per, finalment, tornar a relaxar-lo de nou. Teòricament, quan un múscul està relaxat la impedància d'aquest és menor que quan està en tensió.

Els quatre elèctrodes emprats per obtenir les mostres d'aquest experiment estan disposats en el mateix braç tal i com mostra la següent imatge:

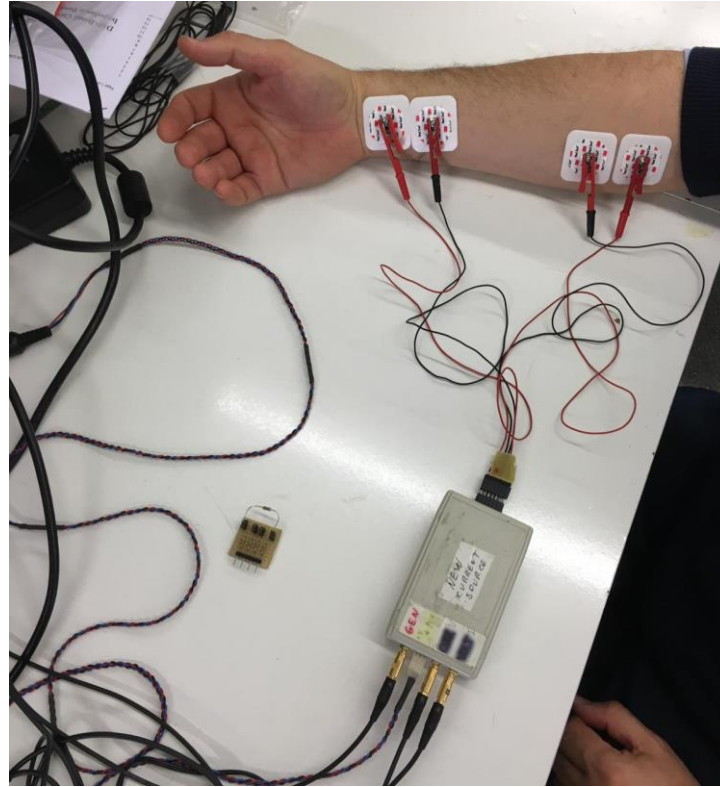


Figura 32. Disposició dels elèctrodes al braç per mesurar la impedància del múscul

Els resultats obtinguts d'aquest experiment són els següents:

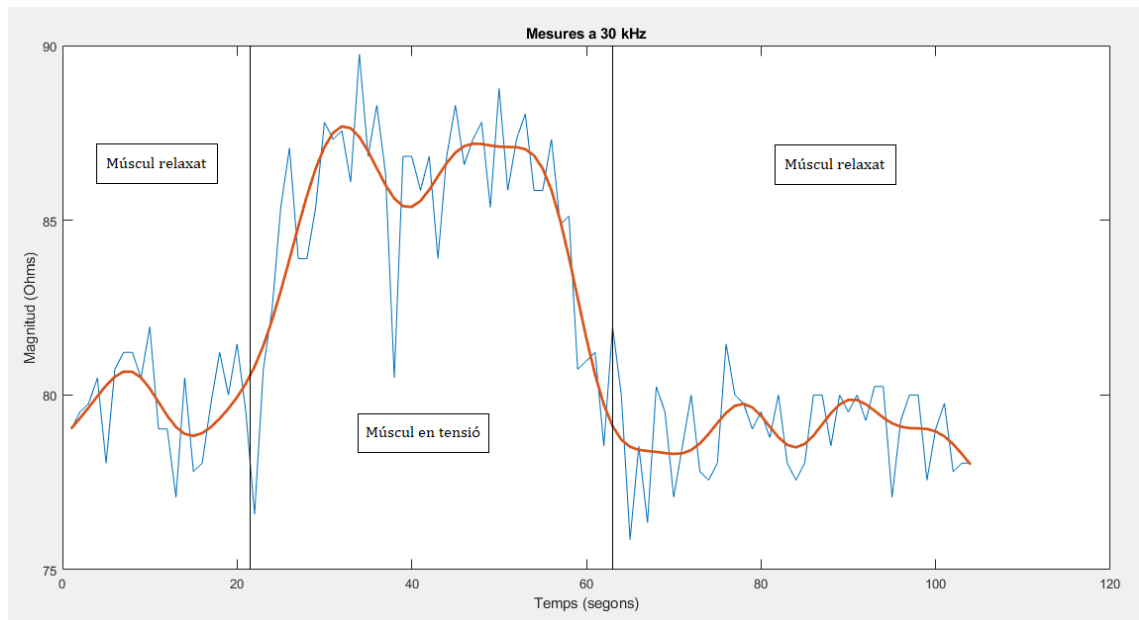


Figura 33. Mesures del múscul a 30 kHz en estat de relaxació i tensió

Com es veu a la figura les mesures corresponen amb el comportament esperat tot augmentant el valor de la impedància quan el múscul està contret i disminuint-lo quan està en repòs.

Finalment s'han posat dos elèctrodes a cada braç del subjecte per tal de mesurar la impedància a través del tòrax. Aquesta mesura resulta interessant ja que permet visualitzar els efectes produïts per la respiració i els batecs del cor en la mesura de la impedància. Per realitzar la prova s'han establert dos etapes: en la primera el subjecte respira de normalment i en la segona es realitza una apnea per tal de visualitzar l'efecte dels pulmons en la mesura de la impedància. Els resultats obtinguts es veuen a la figura de continuació:

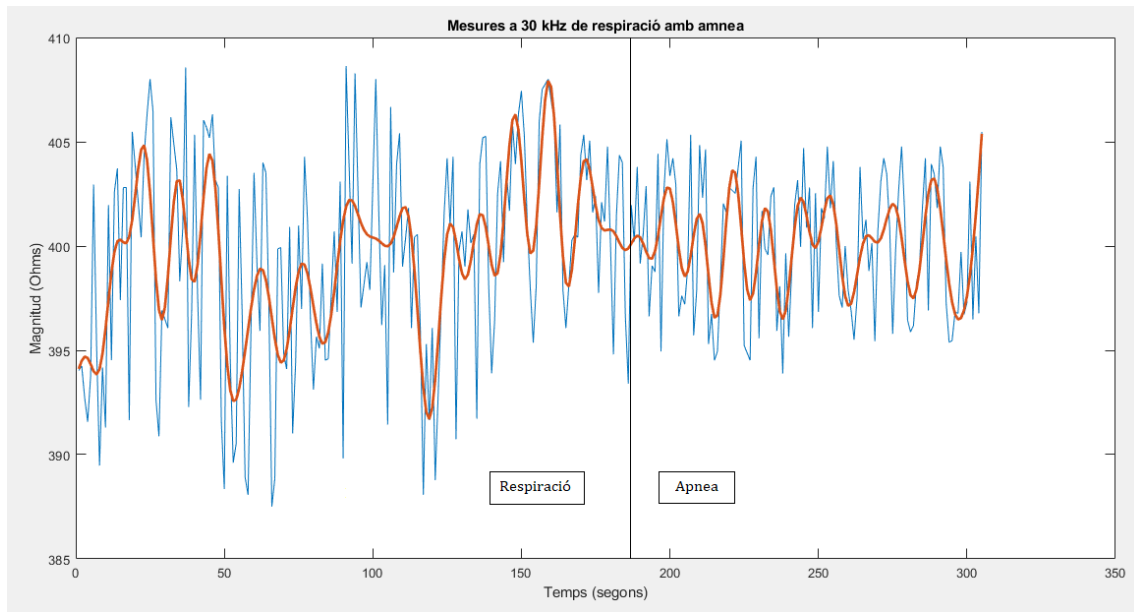


Figura 34. Mesures d'impedància a través del tòrax del subjecte

A la Figura es pot veure l'efecte dels batecs del cor juntament amb el dels pulmons durant la primera etapa de respiració. En la segona etapa només es pot apreciar l'efecte del cor ja que el subjecte no està respirant.

4. Conclusions i treball futur

4.1. Conclusions

En aquest projecte s'ha dissenyat i avaluat el rendiment del software d'un analitzador d'espectres d'impedància per a aplicacions d'espectroscòpia de sistemes biològics. A més s'ha caracteritzat el conjunt del sistema descrit en la memòria.

El conjunt del sistema està controlat per una *Field Programmable Gate Array* (FPGA), inclosa en la placa de desenvolupament *myRIO1900*, des d'on s'ha realitzat la generació dels senyals i el càlcul de les FFT per obtenir els espectres d'impedància, tot programat des del software de *LabView*. Aquesta placa inclou els convertidors AD/DA per la generació i adquisició dels senyals. La comunicació entra la placa i l'ordinador es realitza mitjançant un protocol USB permetent-nos una transferència d'espectres de fins a 50 espectres per segon. Per últim s'ha implementat un software de control també en *LabView* però a l'ordinador des d'on es gestiona el funcionament del sistema.

Pel que fa als resultats, el sistema permet realitzar mesures d'impedància en un rang de freqüències entre 100Hz i 50kHz amb una velocitat d'adquisició d'espectres de fins a 50 espectres per segon.

4.2. Treball futur

De cara al treball futur contemplaria els següents aspectes fonamentals de cara a la millora del funcionament del sistema:

- Dissenyar i implementar un mode multifreqüència del sistema.
- Implementar el sistema descrit en la memòria a una placa amb més capacitat de processament ja que la *myRIO1900* està molt limitada en aquest aspecte.
- Millorar el software de control per tal de poder guardar les dades rebudes de forma més eficient.
- Millorar la generació del senyal de referència permetent a l'usuari configurar més paràmetres d'aquesta.

5. Referències

[1] Mark Ulbrich, Jens Mühlsteff, Daniel Teichmann, Steffen Leonhardt, Marian Walter "A Thorax Simulator for Complex Dynamic Bioimpedance Measurements With Textile Electrodes". IEEE Transactions on Biomedical Circuits and Systems, vol 9, no. 3, June 2015.

[2] Li N, Xu H, Wang W, Zhou Z, Qiao G & Li D D U "A high-speed bioelectrical impedance spectroscopy System based on the digital auto-balancing bridge method" Measurement Science and Technology 24(6), 065701. 2013.

[3] Caterina Merla, Agnese Denzi, Alessadra Paffi, Maura Casciola, Guglielmo d'Inzeo, Francesca Apollonio, Micaela Liberti "Novel Passive Element Circuits for Microdosimetry of Nanosecond Pulsed Electric Fields". IEEE Transactions on Biomedical Engineering, vol 59, no. 8, Aug 2012 .

[4] Antonio Jesús Jiménez Pérez "Diseño de un dispositivo de bioimpedancia para la captura y tratamiento de señales cardíacas", Dep. de Ingeniería de Sistemas y Automática Escuela Técnica Superior de Ingeniería Universidad de Sevilla, 2016.

[5] K.R. Visser. "Electric conductivity of stationary and flowing human blood at low frequencies". Med. & Biol. Eng. & Comput. No. 30, pp. 636-640, 1992.

[6] Mohamadou Y, Oh T I, Wi H, Sohal H, Farooq A, Woo E J & McEwan A L "Performance evaluation of wideband bio-impedance spectroscopy using constant voltage source and constant current source" Measurement Science and Technology 23(10), 105703. 2012

[7] User guide and specifications of NI myRIO-1900, disponible a: <http://www.ni.com/pdf/manuals/376047c.pdf>

[8] Luis M. Vela, Hyeuknam Kwon, Seward B. Rutkove, Benjamin Sanchez. "Standalone IoT bioimpedance Device supporting real-time online data access", IEEE Internet of Things Journal, vol 6, Dec 2019.

[9] Creating your first myRIO application, disponible a: https://zone.ni.com/reference/en-XX/help/373925C-01/myrio_help/myrio_get_started/

[10] Scheduling Timing Using Handshaking Signals (FPGA Module), disponible a: https://zone.ni.com/reference/en-XX/help/371599N-01/lvfpgaconcepts/fpga_handshaking/